

Transmitting Power Maximization from a Phased Array Antenna including Digital Phase Shifter Loss^{*}

Tomohiko Mitani (Research Institute for Sustainable Humanosphere, Kyoto University),

Shunji Tanaka (Graduate School of Engineering, Kyoto University),

Yoshio Ebihara (Graduate School of Engineering, Kyoto University)

Abstract

The objective of the present study is to enhance efficiency of microwave power transmission by phase optimization of a phased array antenna including power loss, especially including digital phase shifter loss. A large-scale phased array antenna is adopted as a microwave power transmitter of a solar power satellite. A phase shifter is an essential device in the phased array antenna to control the wireless power beam direction. In this study, we take into account insertion loss of the digital phase shifter, which directly affects the transmission efficiency; whereas it was neglected in conventional phased array antenna studies. During the period of this research grant, we developed an efficient beamforming algorithm for large-scale phased array antennas including digital phase shifter loss. The algorithm is to maximize the array gain of the phased array antenna in a desired direction by searching for the optimal phase of each antenna element. We formulated this problem as a combinatorial optimization problem and decomposed it into element-wise subproblems by the real rotation theorem. By the algorithm, we confirmed drastic improvement of computational time to solve the problem, and improvement of the array gain compared to the conventional phase allocation method assuming “uniformly excited phased array”. Also, we constructed a 1-dimensional 12-elements phased array and measured the antenna patterns. We confirmed effectiveness of our developed algorithm through the experimental measurements and results as well as numerical simulations.

^{*} Presented at the Thirteenth SPS Symposium, 28-29 October, 2010

ディジタル移相器損失を考慮したフェーズドアレイアンテナにおける無線伝送電力の最大化*

三谷 友彦（京都大学 生存圏研究所）、田中 俊二（京都大学大学院 工学研究科）、

姥原 義雄（京都大学大学院 工学研究科）

1. 研究背景・目的

SPS 送電システムでは、多数のアンテナ素子の位相を制御することにより合成放射パターン（ビームパタン）を形成するフェーズドアレイアンテナが採用されている。各アンテナでの出力位相を制御する回路を移相器と呼び、SPS 送電システムではディジタル移相器の採用が検討されている。ディジタル移相器とは、例えばスイッチの on/off のような切り替え機構により出力位相が離散的に変化する移相器である。切り替え機構により 2 つの出力位相を発せさせるディジタル移相器を 1 ビット移相器と呼び、一般的には 1 ビット移相器を N 段接続した N ビット移相器とすることで位相分解能を向上させる。ここで、ディジタル移相器には電力損失が存在するため、ディジタル移相器を多段接続すると位相分解能が向上する反面、電力損失が増大する恐れがある。また各アンテナ素子で生じるディジタル移相器での電力損失は on/off 切り替え時において必ずしも同じ損失量になるとは限らないため、移相器での電力損失を取り得る出力位相値の関数とみなすことができる。

従来のフェーズドアレイアンテナ研究では各アンテナ素子での損失が考慮されない、もしくは位相値に対して独立であるとして理論構築されている。実際に、通信・レーダ用途として用いるフェーズドアレイアンテナでは、電力効率や電力損失を犠牲にしてアンテナ端での振幅を一定値に揃えることにより、理論に見合ったフェーズドアレイアンテナを構築可能である。一方、SPS 構想におけるフェーズドアレイアンテナでは、電力効率・電力損失に主眼が置かれるべきであるため、電力効率を犠牲にしてアンテナ素子の振幅を揃えることは極めて非合理的である。

そこで本研究では、ディジタル移相器損失を考慮したフェーズドアレイアンテナの無線伝送電力の最大化を研究目的とし、本問題を組合せ最適化問題として定式化した。また、この問題を短時間で解くためのアルゴリズムを開発し、開発アルゴリズムを適用した 1 次元フェーズドアレイアンテナによる実証実験を行った。

2. フェーズドアレイアンテナの無線伝送電力最大化問題の定式化とアルゴリズム開発

図 1 に示すように、平面上に特性の同じアンテナ素子が間隔 d で n_x 個配置されている 1 次元

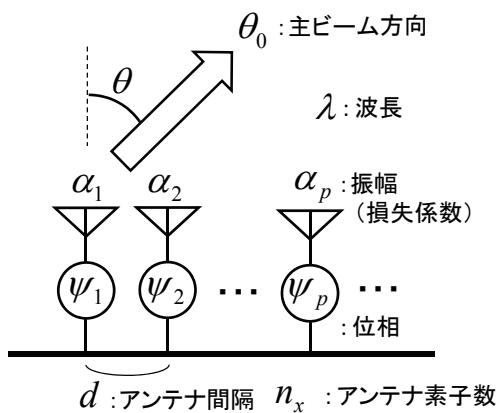


図 1 1 次元等間隔フェーズド
アレイアンテナの配置図

* 第 13 回 SPS シンポジウム、2010 年 10 月 28-29 日に発表

等間隔フェーズドアレイアンテナを考える。各アンテナには n_s ビット移相器が接続されており、出力位相を $\pi/2^{n_s-1}$ rad 刻みで変化させることができる。ただし、各 1 ビット移相器で移相を行う毎に電力損失が生じ、l段目の移相器で移相を行うとアンテナ素子の電界強度が $\alpha_l (< 1)$ 倍に減衰するものとする。このとき、送電電力最大化問題(P)は以下の組合せ最適化問題として定式化される。ただし*は複素共役を表し、各アンテナ素子のエレメントパタンは等方性とする。また λ はアンテナから放射される電磁波の波長である。

$$(P): \max_{\mathbf{x}} E^*(\mathbf{x}; \theta) E(\mathbf{x}; \theta), \text{ s.t. } x_{pl} \in \{0, 1\}, 1 \leq p \leq n_x, 1 \leq l \leq n_s$$

$$E(\mathbf{x}; \theta) = \sum_{p=1}^{n_x} \left\{ \prod_{l=1}^{n_s} \alpha_l^{x_{pl}} \cdot \exp \left(j \frac{2\pi d}{\lambda} (p-1) \sin \theta + j\pi \sum_{l=1}^{n_s} 2^{1-l} x_{pl} \right) \right\}$$

送電電力最大化問題(P)は $n_x n_s$ 個の 0-1 決定変数をもつ組合せ最適化問題となる。よって、単純な全列挙では計算量が $O(2^{n_x n_s})$ となり、アンテナ素子数が増加すると計算量が指数関数的に増大し、最適解を求めることが困難となる。そこで、問題(P)を部分問題に分解することを試みる。問題(P)は $|D(\mathbf{x}; \theta)|$ を最大化する問題(P')に置き換えることができる。この(P')に以下の式に示す実回転定理を適用する。

$$|z| = \max_{0 \leq \xi < 2\pi} \operatorname{Re}\{z \cdot \exp(j\xi)\}$$

これを問題(P')に適用すると、最終的に問題(P')は以下の問題(D)と等価になる。

$$(D): \max_{0 \leq \xi < 2\pi} \sum_{p=1}^{n_x} \left\{ \prod_{l=1}^{n_s} \alpha_l^{x_{pl}} \cdot \cos \left(\frac{2\pi d}{\lambda} (p-1) \sin \theta + \pi \sum_{l=1}^{n_s} 2^{1-l} x_{pl} + \xi \right) \right\}$$

この問題(D)は、ある ξ に対するアンテナ素子の最適位相値が他のアンテナ素子に対して独立に求められることから、必要となる計算量は $O(n_x 2^{n_s})$ となる。これに ξ の刻み幅を Δ として考慮すると、最終的に必要な計算量は $O(n_x 2^{n_s} / \Delta)$ となり、アンテナ素子数の増大に対して線形時間となる。以上が今回開発したアルゴリズムである。この開発アルゴリズムを用いると、単純な全列挙での計算量 $O(2^{n_x n_s})$ と比較してアンテナ数の増大に対して圧倒的に計算量を削減できる。

3. 1 次元 12 素子フェーズドアレイアンテナによる実証実験

開発したアルゴリズムの有効性を実証するために 1 次元 12 素子フェーズドアレイアンテナによるビームパタン測定実験を行った。ディジタル移相器は 4 ビット移相器 (22.5 度、45 度、90 度、180 度) を設計し製作した。各 1 ビット移相器には PIN ダイオード (Avago 製 HSMP-4890) が装着されており、PIN ダイオードの on/off によって所望の位相が変化する。各移相器の PIN ダイオード on/off 時の通過特性 S_{21} および on/off 間の位相差を表 1 に示す。表内の値は各移相器を 12 個実測した際の平均値である。

この 4 ビット移相器を用いた 1 次元 12 素子フェーズドアレイアンテナの実証実験を電波暗室内で実施した。実験概略図を図 2 に示す。アンテナは円形マイクロストリップアンテナを用い、周波数は 2.45GHz、アンテナ間隔は 8cm、フェーズドアーレアンテナから受信

ホーンアンテナ（利得 16.1dBi）までの距離は 6m とした。

表 1 製作したデジタル移相器の PIN ダイオード on/off 時の S_{21} および on/off 間の位相差（製作した 12 個の平均値）

デジタル移相器	S_{21} (ダイオード off)	S_{21} (ダイオード on)	on/off 間の位相差
22.5 度	-0.38dB	-0.39dB	-22.2 度
45 度	-0.41dB	-1.12dB	-44.1 度
90 度	-0.91dB	-1.19dB	-90.3 度
180 度	-1.19dB	-1.4dB	-181.8 度

実測結果の一例として、ビーム方向を +5 度とした場合のビームパターンを図 3 に示す。図 3 の縦軸は測定値の最大値で規格化している。図中の実線および○は、開発アルゴリズムを用いた場合におけるビームパ

タン計算値および実測値であり、破線および+はアルゴリズムを用いずに等振幅フェーズドアレイアンテナと仮定して位相決定した場合におけるビームパターン計算値および実測値である。実測結果より、開発アルゴリズムを用いた方が従来の位相決定手法よりもアンテナ利得として 0.53dB 改善された。これは電力差として換算すると約 11.5% の電力損失が開発アルゴリズムを適用することによって回避されることになる。以上より、開発アルゴリズムを用いることでデジタル移相器での電力損失による送電電力低下を大幅に改善できることが明らかとなった。

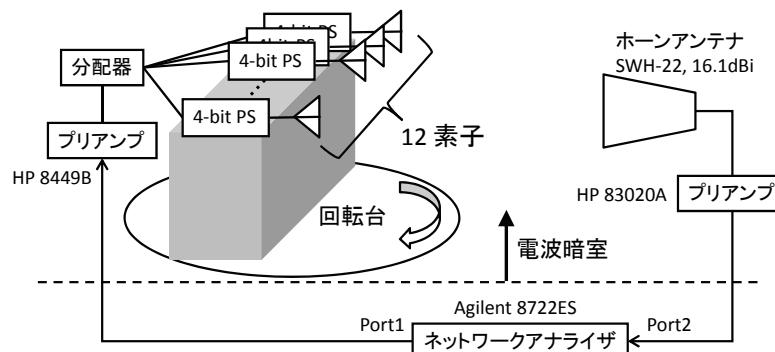


図 2 フェーズドアレイアンテナの実験概略図

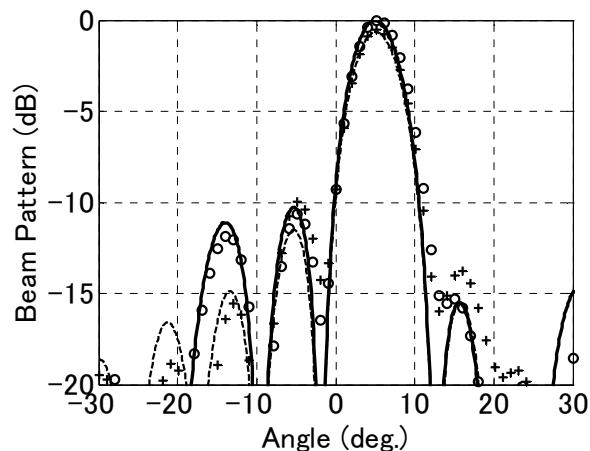


図 3 ビームパターン結果（実線：開発アルゴリズム・計算値、○：開発アルゴリズム・実測値、破線：等振幅フェーズドアレイ・計算値、+：等振幅フェーズドアレイ・実測値）

謝辞

本研究の一部は、財団法人村田学術振興財団・研究助成、および京都大学生存圏研究所・生存圏科学萌芽研究の助成を受けて行われた。また、電波暗室は京都大学生存圏研究所の全国共同利用施設「マイクロ波エネルギー伝送実験装置」を利用した。